

DERWENT- 1997-463754

ACC-NO:

DERWENT- 199743

WEEK:

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Semiconductor element of magnetic head appts for small sized large capacity external storage device - has emitter and collector electrodes magnetized by magnetic field applied in-between emitter of collector electrodes

PATENT-ASSIGNEE: FUJITSU LTD[FUIT]

PRIORITY-DATA: 1996JP-0017268 (February 2, 1996)

PATENT-FAMILY:

PUB-NO	✓	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 09214016		A August 15, 1997	N/A	006	H01L 043/00

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP09214016	A N/A	1996JP-0017268	February 2, 1996

INT-CL (IPC): G01R033/06, G01R033/09 , G11B005/39 , H01L043/00

ABSTRACTED-PUB-NO: JP09214016A

BASIC-ABSTRACT:

The semiconductor element has an emitter electrode (2) formed on one side surface of a semiconductor layer (1) for injecting spin polarized electron into the semiconductor layer. A collector electrode (3) formed from a magnetic substance on the other side surface of the semiconductor layer collects the electrons injected by the emitter electrode.

The collector electrode is arranged opposing the position of the emitter electrode. Magnetic field (B) is applied in-between the emitter and the collector electrodes.

ADVANTAGE - Has high sensitivity. Enables high speed variation of magnetic field.

CHOSEN- Dwg.1/5

DRAWING:

TITLE- SEMICONDUCTOR ELEMENT MAGNETIC HEAD APPARATUS SIZE

0941.6505

TERMS: CAPACITY EXTERNAL STORAGE DEVICE EMITTER COLLECT ELECTRODE
MAGNETIC FIELD APPLY EMITTER COLLECT ELECTRODE

DERWENT-CLASS: S01 T03 U12 V02

EPI- S01-E01B; T03-A03C3; T03-A03E; U12-B01B; U12-B03E; V02-
CODES: B03;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1997-386458

PAT-NO: JP409214016A
DOCUMENT- IDENTIFIER: JP 09214016 A
TITLE: MAGNETISM-SENSITIVE SEMICONDUCTOR ELEMENT AND
MAGNETIC HEAD USING THE SAME
PUBN-DATE: August 15, 1997

INVENTOR-INFORMATION:

NAME COUNTRY
HARADA, NAOKI

ASSIGNEE-INFORMATION:

NAME COUNTRY
FUJITSU LTDN/A

APPL-NO: JP08017268
APPL-DATE: February 2, 1996

INT-CL (IPC): H01L043/00 , G01R033/06 , G01R033/09 , G11B005/39

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a magnetism-sensitive semiconductor element which can follow a high-speed change in magnetic field and can have a high sensitivity and also to provide a magnetic head using the element.

SOLUTION: In the semiconductor element, an emitter electrode 2 of magnetized material is formed on the same or opposing surface of a semiconductor layer 1 to inject spin-polarized ions into the semiconductor layer 1, one or more collector electrodes 3 of the magnetized material for collecting the injected electrons are formed as opposed to the emitter electrode, and a magnetic field B is applied to the semiconductor layer 1 disposed between the emitter electrode 2 and collector electrode 3.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-214016

(43) 公開日 平成9年(1997)8月15日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	43/00		H 0 1 L 43/00	
G 0 1 R	33/06		G 1 1 B 5/39	
	33/09		G 0 1 R 33/06	Z
G 1 1 B	5/39			R

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号	特願平8-17268	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22) 出願日	平成8年(1996)2月2日	(72) 発明者	原田 直樹 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(74) 代理人	弁理士 柏谷 昭司 (外2名)

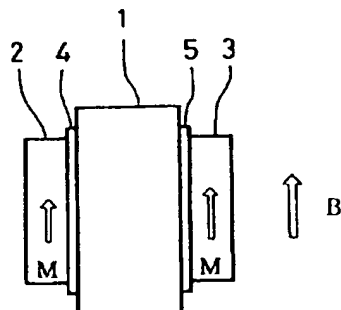
(54) 【発明の名称】 半導体感磁性素子及びそれを用いた磁気ヘッド装置

(57) 【要約】

本発明の原理的構成の説明図

【課題】 半導体感磁性素子及びそれを用いた磁気ヘッド装置に関し、高速の磁場変化に追従でき、且つ、感度の高い半導体感磁性素子及びそれを用いた磁気ヘッド装置を提供する。

【解決手段】 半導体層1の同一面上或いは対向する面上のいずれかに、この半導体層1中にスピン偏極した電子を注入する磁化した磁性体からなるエミッタ電極2と、注入された電子を収集する磁化した磁性体からなる一つ以上のコレクタ電極3とを対向して配置すると共に、エミッタ電極2とコレクタ電極3との間の半導体層1に磁場Bを印加する。



- 1 : 半導体層
- 2 : エミッタ電極
- 3 : コレクタ電極
- 4 : エミッタバリア層
- 5 : コレクタバリア層

【特許請求の範囲】

【請求項1】 半導体層の同一面上或いは対向する面上のいずれかに、前記半導体層中にスピン偏極した電子を注入する磁化した磁性体からなるエミッタ電極と、注入された前記電子を収集する磁化した磁性体からなる一つ以上のコレクタ電極とを対向して配置すると共に、前記エミッタ電極と前記コレクタ電極との間の前記半導体層に磁場を印加するようにしたことを特徴とする半導体感磁性素子。

【請求項2】 上記エミッタ電極と上記コレクタ電極との間の距離が、スピン拡散長と同程度であることを特徴とする請求項1記載の半導体感磁性素子。

【請求項3】 上記半導体層が互いにバンド・ギャップの異なる半導体からなるヘテロ接合を含んでおり、前記ヘテロ接合界面近傍に発生する二次元キャリアガスと上記エミッタ電極及び上記コレクタ電極とが電気的に接続されていることを特徴とする請求項1または2に記載の半導体感磁性素子。

【請求項4】 請求項1乃至3のいずれか1項に記載の半導体感磁性素子を用いた磁気ヘッド装置において、前記半導体感磁性素子の半導体層に磁束を導くフラックスガイドを設けたことを特徴とする磁気ヘッド装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体感磁性素子及びそれを用いた磁気ヘッド装置に関するものであり、特に、エミッタ磁性体電極とコレクタ磁性体電極との間の半導体層に磁場を印加することによって磁場を検出する半導体感磁性素子及びそれを用いた磁気ヘッド装置に関するものである。

【0002】

【従来の技術】近年のコンピュータ技術の進歩に伴い、外部記憶装置の記憶容量の向上が要請されており、例えば、磁気ディスク装置の記憶容量の増大のためには1ビット当たりの記憶面積を微細化すれば良いが、記憶面積を微細化すると同時に発生する磁束も小さくなってしまったため、情報の読出のためには微小な磁場を検出することのできる感磁性素子が必要となる。

【0003】従来の磁気ヘッドに用いられている感磁性素子は、磁場による金属膜の抵抗変化を利用したMR (Magnetoresistance) 素子であるが、このMR素子は磁場による抵抗変化の割合が小さく、微小な磁場に対する出力が小さいという問題がある。

【0004】例えば、西暦2000年頃に実用化が予想される記憶密度が10 Gbit/in² (約1.55 Gbit/cm²) の磁気ディスク装置では、1ビット当たりの発生磁束は 2×10^{-15} Wb程度と考えられるが、この時、現在のMRヘッドを用いるとすると、-16 dB程度の出力低下が予測され情報の読出が出来なく

なるという問題がある。

【0005】この様な問題を解決するために、磁場に対する感度を高めた各種の感磁性素子が提案されているが、信頼性向上のためには単結晶の使用が望ましく、且つ、習熟した微細加工技術を使用できるという観点から、感磁性素子の素材としては半導体が最適である。

【0006】このような半導体を用いた感磁性素子としては、半導体層上にエミッタ磁性体電極とコレクタ磁性体電極とを対向して配置し、磁性体電極中の磁化方向を磁場によって回転させることによってトンネル抵抗を変調させて磁場を検出する半導体感磁性素子が提案されている(必要ならば、特開平6-97531号公報参照)。

【0007】即ち、エミッタ磁性体電極を磁化してスピン偏極した電子をエミッタバリア層を介して半導体層に注入すると共に、コレクタ磁性体電極の磁化方向を磁気ディスクの磁場により回転させ、コレクタ磁性体電極の磁化方向によりコレクタバリア層をトンネルしてコレクタ磁性体電極に到達する電子の量を制御することによって磁場を検出するものである。

【0008】

【発明が解決しようとする課題】しかし、このような半導体感磁性素子においては、磁性体電極自体の磁化方向を磁場によって回転させるため、その動作速度の上限は磁性体電極の磁化の追従速度で決められることになり、その周波数は100 MHz程度であると考えられるので、必ずしも十分な動作速度とは言えないものである。

【0009】したがって、本発明は、高速の磁場変化に追従でき、且つ、感度の高い半導体感磁性素子及びそれを用いた磁気ヘッド装置を提供することを目的とする。

【0010】

【課題を解決するための手段】図1乃至図3を参照して、本発明における課題を解決するための手段を説明する。なお、図1は本発明の原理的構成の説明図であり、また、図2は本発明の半導体感磁性素子の動作原理の説明図であり、さらに、図3は本発明の半導体感磁性素子の特性の説明図である。

【0011】図1参照

(1)本発明は、半導体感磁性素子において、半導体層1の同一面上或いは対向する面上のいずれかに、この半導体層1中にスピン偏極した電子を注入する磁化した磁性体からなるエミッタ電極2と、注入された電子を収集する磁化した磁性体からなる一つ以上のコレクタ電極3とを対向して配置すると共に、エミッタ電極2とコレクタ電極3との間の半導体層1に磁場Bを印加するようにしたことを特徴とする。

【0012】この様に、被検出磁場Bにより磁性体の磁化方向Mを回転させるのではなく、半導体層1に注入された電子のスピン緩和時間を制御するものであるため、動作速度の上限は半導体層1中の電子の走行速度で決定されることになり、高速の磁場変化に対する追従が可能

になる。

【0013】この事情を図2を参照して説明する。

図2(a)参照

エミッタ電極2及びコレクタ電極3を上向きに磁化させた場合、磁性体からなるエミッタ電極2とコレクタ電極3中における電子のエネルギーは上向きスピンの電子、即ち、アップスピン電子7と、下向きスピンの電子、即ち、ダウンスピン電子6では異なることになり、フェルミ準位 E_F はアップスピン電子7のバンド・ギャップの上であり、アップスピン電子7のバンドが完全に詰まっているとすると、ダウンスピン電子6のみが電流に寄与することになる。

【0014】このエミッタ電極2とコレクタ電極3との間に電圧を印加すると、エミッタバリア層4を介して半導体層1にトンネル注入される電子はダウンスピン電子6のみとなり、所謂スピン偏極を起こした状態となっているが、半導体層1中をコレクタ電極3に向かって走行している間に緩和して、注入された電子のスピンの向きは両者同数になり、このスピン緩和時間、或いは、スピン拡散長は磁場Bの向きと強度に依存することになる。

【0015】ここで、エミッタ電極2とコレクタ電極3との間の半導体層1に下向きの磁場Bを印加すると、ダウンスピン電子6の緩和時間は長くなり、下向きのスピンを維持したままコレクタバリア層5をトンネルしてコレクタ電極3に到達することになるが、コレクタ電極3においてはダウンスピン電子6のための空きバンドがあるためトンネルが可能になり電流が流れる。

【0016】図2(b)参照

しかし、印加される磁場Bが上向きの場合には、ダウンスピン電子6の緩和時間が短くなり、下向きのスピンを維持したままコレクタ電極3に到達する電子の割合が少なくなる。

【0017】そして、半導体層1中を走行中にアップスピン電子7となった電子はコレクタバリア層5をトンネルしてコレクタ電極3に達しようとするが、コレクタ電極3においてはアップスピン電子7のためのバンドは充滿しているためトンネルが不可能になり、電流が流れないことになる。

【0018】図3参照

したがって、この磁場Bによるトンネル抵抗Rの変化を電流値の変化として検出することによって、磁場Bが上向きか或いは下向きかを検出することができ、磁場Bが下向きのときには抵抗Rが小さく、磁場Bが上向きの時は抵抗Rが大きくなる。なお、この場合の動作速度はエミッタ電極2とコレクタ電極3の間の距離によって決定されることになるので、従来より高速動作が可能になる。

【0019】(2)また、本発明は、上記(1)において、エミッタ電極2とコレクタ電極3との間の距離が、スピン拡散長と同程度であることを特徴とする。

【0020】本発明のような半導体感磁性素子においては、エミッタ電極2とコレクタ電極3との間の距離がスピン拡散長、即ち、(磁場が0の時のスピン緩和時間) \times (電子の速度)よりあまりに短いと、磁場Bの方向に拘わらず殆どの電子が注入されたときのスピンの向きを維持したままコレクタ電極3に到達し、抵抗に差が生じないことになる。

【0021】また、逆にあまり長すぎても完全に緩和してしまって抵抗に差が生じなくなるので、エミッタ電極2とコレクタ電極3との間の距離は、スピン拡散長と同程度、即ち、スピン拡散長と同オーダーの1～数 μm 程度であることが望ましく、電子の速度を 10^7 cm/s とすると、10～数十ピコ秒(p s)の動作速度が得られることになる。なお、このスピン拡散長の値は、半導体層を構成する材料、或いは、半導体層の層構造に依存するものである。

【0022】(3)また、本発明は、上記(1)または(2)において、半導体層1が互いにバンド・ギャップの異なる半導体からなるヘテロ接合を含んでおり、このヘテロ接合界面近傍に発生する二次元キャリアガスとエミッタ電極2及びコレクタ電極3とが電気的に接続されていることを特徴とする。

【0023】この様に、半導体感磁性素子を構成する半導体層1中にヘテロ接合を設け、このヘテロ接合界面近傍に発生する高移動度の二次元キャリアガス、即ち、二次元電子ガス(ヘテロ接合を構成する半導体の電子親和力の差に起因して発生)、また、二次元正孔ガス(ヘテロ接合を構成する半導体の電子親和力+バンド・ギャップの差に起因して発生)を利用することによって、バルク半導体を用いるよりも高速動作が可能になる。

【0024】また、高移動度の二次元キャリアガスを用いることによって、スピン拡散長も大きくなり、エミッタ電極2とコレクタ電極3との距離を長くすることができるので、エミッタ部及びコレクタ部を形成する際の加工精度が緩和される。

【0025】(4)また、本発明は、上記(1)乃至(3)のいずれかを用いた磁気ヘッド装置において、半導体感磁性素子の半導体層1に磁束を導くフラックスガイドを設けたことを特徴とする。

【0026】本発明の半導体感磁性素子を用いて磁気ヘッド装置を構成する際に、従来の磁気ヘッド装置と同様にフラックスガイドを用いることによって、磁場検出精度を向上することができる。

【0027】

【発明の実施の形態】図4を参照して、本発明の第1の実施の形態を説明する。

図4参照

まず、MOVPE法(有機金属気相成長法)或いはMBE法(分子線エピタキシャル成長法)を用いて、半絶縁性InP基板11上に厚さ0.5 μm のアンドープIn

5

0.52Al_{0.48}Asバッファ層12、厚さ20nmで不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ のSiドーパ型In_{0.52}Al_{0.48}As層13、厚さ20nmのアンドープIn_{0.53}Ga_{0.47}Asチャネル層14、厚さ10nmで不純物濃度が $1 \times 10^{19} \text{ cm}^{-3}$ のSiドーパ型In_{0.53}Ga_{0.47}As層、及び、トンネルバリア層となる厚さ5nmのアンドープIn_{0.52}Al_{0.48}As層を順次積層する。

【0028】次いで、フォトレジストマスク（図示せず）をマスクとしてトンネルバリア層となるアンドープIn_{0.52}Al_{0.48}As層及びその下に設けたn⁺型In_{0.53}Ga_{0.47}As層をエッチングして間隔が1~10μm、例えば、2.0μmの磁場を印加すべき開口部を形成する。

【0029】次いで、新たなフォトレジストマスク（図示せず）をマスクとしてバリア層となるアンドープIn_{0.52}Al_{0.48}As層乃至アンドープIn_{0.52}Al_{0.48}Asバッファ層12の一部をメサエッチングして素子分離を行うと共に、n⁺型In_{0.53}Ga_{0.47}As層15とアンドープIn_{0.52}Al_{0.48}Asエミッタバリア層16からなるエミッタ部、及び、n⁺型In_{0.53}Ga_{0.47}As層17とアンドープIn_{0.52}Al_{0.48}Asコレクタバリア層18からなるコレクタ部を形成する。

【0030】なお、このn⁺型In_{0.53}Ga_{0.47}As層15、17は、ショットキーバリアの空乏層がアンドープIn_{0.53}Ga_{0.47}Asチャネル層14中に大きくのびて、トンネルバリアが厚くなりすぎないようにするために設けている。

【0031】次いで、エミッタ部及びコレクタ部に、厚さ5~500nm、例えば、20nmのCo（コバルト）薄膜からなる磁性金属膜をマスク堆積して、Coエミッタ磁性体電極19及びCoコレクタ磁性体電極21を形成したのち、その上にCoエミッタ磁性体電極19及びCoコレクタ磁性体電極21の磁化を固定するために、厚さ5~500nm、例えば、20nmのMnFe磁化固定層20、22を設ける。

【0032】なお、この場合のCoエミッタ磁性体電極19及びCoコレクタ磁性体電極21の磁化方法は、磁場を印加しながらCo薄膜をマスク堆積して同じ方向に磁化しても良いし、マスク堆積後に磁場を印加して同じ方向に磁化しても良い。

【0033】この様に形成された半導体感磁性素子においては、n型In_{0.52}Al_{0.48}As層13とアンドープIn_{0.53}Ga_{0.47}Asチャネル層14との間に形成されたヘテロ接合界面近傍において、In_{0.52}Al_{0.48}AsとIn_{0.53}Ga_{0.47}Asとの間の電子親和力の差に起因して二次元電子ガス層23が形成される。

【0034】そして、この半導体感磁性素子のエミッタ部とコレクタ部との間に電圧を印加することによって、図2について説明したように、Coエミッタ磁性体電極19からアンドープIn_{0.53}Ga_{0.47}Asチャネル層1

6

4中に磁化に応じてスピン偏極した電子がトンネル注入され、このトンネル注入された電子は二次元電子ガス層23中を高速で走行し、アンドープIn_{0.52}Al_{0.48}Asコレクタバリア層18をトンネルしてCoコレクタ磁性体電極21に到達することになる。

【0035】この場合、Coエミッタ磁性体電極19及びCoコレクタ磁性体電極21の距離は、磁場によるスピン緩和の効果が十分得られるように電子のスピン拡散長と同オーダーの1~10μmにしてあるが、高移動度の二次元電子ガス層23を利用しているため、（磁場が0の時のスピン緩和時間）×（電子速度）で表されるスピン拡散長が長くなるので、加工精度にゆとりができ、製造歩留りが向上する。

【0036】また、注入された電子の走行時間は、二次元電子ガス層23における電子の速度を 10^7 cm/秒 とすると、10~100psとなり、高速の磁場変化に追従することができるようになる。

【0037】なお、上記の第1の実施の形態の説明においては、半導体層、即ち、アンドープIn_{0.53}Ga_{0.47}Asチャネル層14の同一面上に、エミッタ電極とコレクタ電極とを設けているが、この様な形状に限られるものでなく、図1の原理的構成において示したように、InGaAs半導体層等のバルク半導体層の対向する面上にエミッタ電極とコレクタ電極とを設けても良く、この場合には、バルク半導体層の厚さが電子の走行距離となる。

【0038】また、上記の第1の実施の形態の説明においては、Coエミッタ磁性体電極19とCoコレクタ磁性体電極21とを同じ方向に磁化しているが、互いに異なった方向に磁化しても良いものであり、この場合には、抵抗の磁場依存性は図3の特性と反対の特性が得られる。

【0039】この様に、Coエミッタ磁性体電極19とCoコレクタ磁性体電極21とを互いに異なった方向に磁化するためには、一方の電極を磁化したのちその上にMnFe磁化固定層を設け、次いで、他方の電極を反対方向に磁化してその上に磁化固定層を設ければ良い。

【0040】この場合、他方の電極を反対方向に磁化する際に、一方の電極の磁化方向が変化しないように、一方の電極としては保磁力のより大きな磁性体を用いることが望ましい。

【0041】また、上記の第1の実施の形態においては、磁性体電極としてCoを用いているが、他の磁性体金属、例えば、Fe、Ni、或いは、これらの合金、または、フェライト等の磁性化合物を用いても良く、さらに、磁化固定層としてはMnFeの代わりにNiO、CoO/NiO多層膜等を用いても良い。

【0042】また、上記の第1の実施の形態の説明においては、メサエッチング後に磁性体薄膜及び磁化固定層をマスク堆積させているが、各半導体層を成長させたの

10

20

30

40

50

ち、磁性体薄膜及び磁化固定層を全面に堆積させ、まず、磁性体薄膜及び磁化固定層をパターニングしてエミッタ電極及びコレクタ電極を形成し、次いで、エミッタ電極とコレクタ電極との間のアンドープIn_{0.52}Al_{0.48}As層及びn'型In_{0.53}Ga_{0.47}As層を除去したのち、アンドープIn_{0.52}Al_{0.48}Asバッファ層12に達するメサエッチングを行って素子分離を行うようにしても良い。

【0043】次に、このような半導体感磁性素子を磁気ヘッドとして用いた磁気ヘッド装置について簡単に説明する。図4に示した半導体感磁性素子を用いて磁気ヘッド装置を構成する場合、アンドープIn_{0.53}Ga_{0.47}Asチャンネル層14に層厚方向に磁場が印加されるようにすれば良く、例えば、従来の磁気ヘッド装置に用いられている様にフラックスガイドを設けて、磁束をアンドープIn_{0.53}Ga_{0.47}Asチャンネル層14に垂直に導くようにすれば良い。

【0044】この様に、フラックスガイドを設けることによって、磁束密度を高めることができると共に、磁束の漏れが少なくなるので、微小磁場の検出が容易に、即ち、高感度の磁気ヘッド装置を作製することが可能になる。

【0045】次に、図5を参照して本発明の第2の実施の形態を説明する。

図5参照

この第2の実施の形態の半導体感磁性素子の基本的構成は、上記第1の実施の形態の半導体感磁性素子の構成と全く同一であり、相違点は、コレクタ電極を分割して1つのエミッタ磁性体電極32に対して、互いに異なった方向に磁化させた第1コレクタ磁性体電極33及び第2コレクタ磁性体電極34を設けた点にある。

【0046】この場合には、第1コレクタ磁性体電極33及び第2コレクタ磁性体電極34の検出出力を差動増幅することによって、検出感度を高めることができるが、単なる磁気検出素子としてではなく、スイッチング素子としても用いることができる。

【0047】即ち、磁場の方向がエミッタ磁性体電極32の磁化方向と反対であるならば、第1コレクタ磁性体電極33側に電流が流れ、逆に、磁場の方向がエミッタ磁性体電極32の磁化方向と同じであるならば、第2コレクタ磁性体電極34側に電流が流れるので、磁場の方向によってスイッチングを行うことができる。

【0048】なお、この第2の実施の形態における各構成要素の置き換え、或いは、製造工程の変更等についても、第1の実施の形態における各構成要素の置き換え、或いは、製造工程の変更等と同様である。

【0049】また、上記の実施の形態の説明においては、半導体感磁性素子を電子移動度の大きなInGaAsをチャンネル層としたInGaAs/InAlAs系で構成しているが、InGaAs/InAlAs系に限ら

れるものではなく、GaAs/AlGaAs系等の他の半導体を用いても良いものであり、また、半導体層の同一面上にエミッタ電極及びコレクタ電極を設ける場合にも、半導体層を二次元電子ガスをを用いないバルク半導体で構成しても良い。

【0050】さらに、上記の実施の形態の説明においてはn型半導体を用いて電子をキャリアとした例を説明しているが、n型半導体の代わりにp型半導体を用いて正孔をキャリアとしても良く、特に、二次元正孔ガスを利用する場合には、チャンネル層とキャリア供給層における電子親和力とバンド・ギャップの和が二次元正孔ガス層ができる関係にすることが必要である。

【0051】

【発明の効果】本発明によれば、半導体層の同一面上或いは対向する面上にエミッタ磁性体電極及びコレクタ磁性体電極を設け、エミッタ磁性体電極とコレクタ磁性体電極との間の半導体層に磁場を印加するようにしたので、動作周波数が高く、且つ、低磁場で動作する半導体感磁性素子を得ることができ、磁気記憶装置の読出ヘッドのみならず、各種の磁場検出装置或いは磁気スイッチング装置への応用が可能となる。

【図面の簡単な説明】

【図1】本発明の原理的構成の説明図である。

【図2】本発明の半導体感磁性素子の動作原理の説明図である。

【図3】本発明の半導体感磁性素子の特性の説明図である。

【図4】本発明の第1の実施の形態の説明図である。

【図5】本発明の第2の実施の形態の概略的構成の説明図である。

【符号の説明】

- 1 半導体層
- 2 エミッタ電極
- 3 コレクタ電極
- 4 エミッタバリア層
- 5 コレクタバリア層
- 6 ダウンスピン電子
- 7 アップスピン電子
- 11 半絶縁性InP基板
- 12 アンドープIn_{0.52}Al_{0.48}Asバッファ層
- 13 n型In_{0.52}Al_{0.48}As層
- 14 アンドープIn_{0.53}Ga_{0.47}Asチャンネル層
- 15 n'型In_{0.53}Ga_{0.47}As層
- 16 アンドープIn_{0.52}Al_{0.48}Asエミッタバリア層
- 17 n'型In_{0.53}Ga_{0.47}As層
- 18 アンドープIn_{0.52}Al_{0.48}Asエミッタバリア層
- 19 Coエミッタ磁性体電極
- 20 MnFe磁化固定層

9

10

- 21 Coコレクタ磁性体電極
22 MnFe磁化固定層
23 二次元電子ガス層
31 半導体層

- 32 エミッタ磁性体電極
33 第1コレクタ磁性体電極
34 第2コレクタ磁性体電極

【図1】

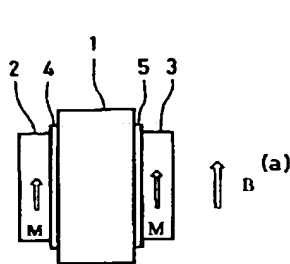
【図2】

【図3】

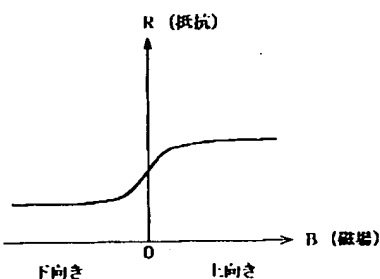
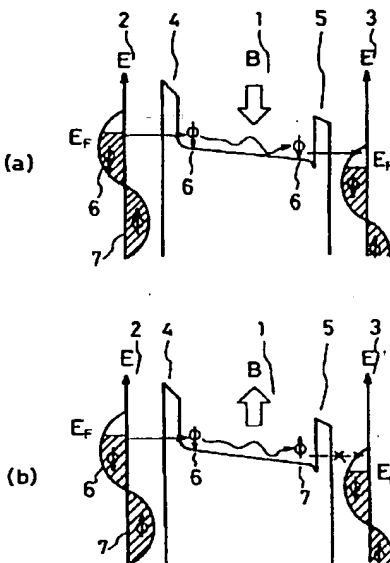
本発明の原理的構成の説明図

本発明の半導体磁性素子の動作原理の説明図

本発明の半導体磁性素子の特性の説明図



- 1: 半導体層
2: エミッタ電極
3: コレクタ電極
4: エミッタバリア層
5: コレクタバリア層



【図4】

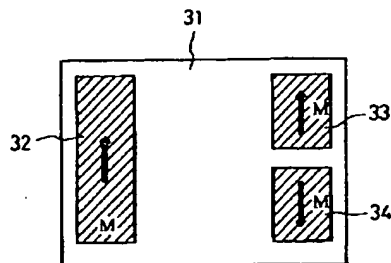
本発明の第1の実施の形態の説明図

- 1: 半導体層
2: エミッタ層
3: コレクタ電極
4: エミッタバリア層

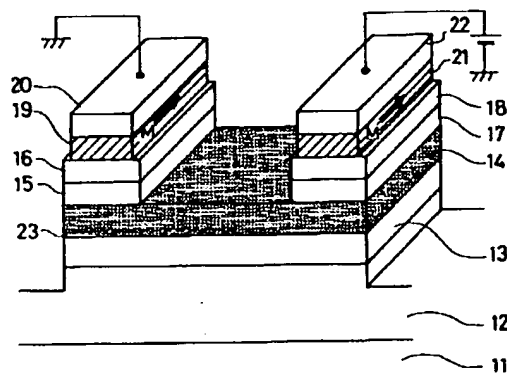
- 5: コレクタバリア層
6: ダウンスピン電子
7: アップスピン電子

【図5】

本発明の第2の実施の形態の概略的構成の説明図



- 31: 半導体層
32: エミッタ磁性体電極
33: 第1コレクタ磁性体電極
34: 第2コレクタ磁性体電極



- 11: 半導体性IOP基板
12: アンダーブI_{0.52}Al_{0.48}Asバッファ層
13: n型I_{0.52}Al_{0.48}As層
14: アンダーブI_{0.52}Ga_{0.47}Asチャネル層
15: n⁺型I_{0.52}Ga_{0.47}As層
16: アンダーブI_{0.52}Al_{0.48}Asエミッタバリア層
17: n⁺型I_{0.52}Ga_{0.47}As層
18: アンダーブI_{0.52}Al_{0.48}Asコレクタバリア層
19: Coエミッタ磁性体電極
20: MnFe磁化固定層
21: Coコレクタ磁性体電極
22: MnFe磁化固定層
23: 二次元電子ガス層